

宇宙用 200MIPS 級 64bitMPU

当社は宇宙航空研究開発機構(JAXA)殿からの契約に基づき、宇宙用 200MIPS 級 64bitMPU を開発しました。

HIREC では、次世代の高機能宇宙機器を実現するために 200MIPS 級 64bitMPU(マイクロプロセッサユニット)を開発しました。弊社は 2001 年に世界に先駆けて、宇宙用パリティチェック機能付き 64bit MPU(部品番号: NASDA R4901-IDFPR)をリリースしておりますが、今回開発した MPU は性能的にこれを大きく凌駕するものです。

[最大 200MHz の高速動作を実現]

高性能な宇宙用 MPU は戦略部品として認識され、その開発は各国の自国技術によって進められるのが通常です。また海外部品に関しては、その調達性が問題となることも指摘されています。したがって日本の衛星技術の維持・高度化のためには、日本も諸外国同様、独自に宇宙用高速 MPU の研究開発を進める必要があります。この観点から、弊社は世界初の宇宙用 64bit MPU(NASDA R4901-IDFPR)を開発し、NASDA 殿をはじめ他の国家機関プロジェクトに数多く使用されました。

今回開発した MPU はコア部に MIPS 5Kf™ を使用した専用設計とし、さらに周辺回路も同一チップ上に実装しました。性能面で NASDA R4901-IDFPR を大きく上回ることに成功しました。

[比類無き耐放射線性の実現へ向けて]

宇宙用部品には、地球を取り巻くバンアレン帯、太陽フレア及び 銀河宇宙線などの宇宙放射線環境に耐えることが要求されます。旧来の宇宙用部品は、チップの設計変更(マスク変更)及びウエハ製造プロセスのパラメータ調整などで放射線対策を実施してきました。しかし、この手法はチップ設計変更(マスク設計変更)や製造工程で宇宙用としての条件出しが必要となり半導体メーカーで開発する必要があります。よって、宇宙用部品専用のライン

を持つことになり、製造プロセスの維持・管理が困難になっています。

近年、ファウンドリ会社の台頭及び IP 市場の充実により、COT(Customer Owned Tooling)方式で宇宙用部品が生産できる環境が整いつつあることに着目し、ファウンドリ会社から開示される標準セルの代わりに、独自に耐放射線設計を施したセル*を使用して設計することで耐放射線性 LSI を実現しました。すなわち、製造工程には何ら手を加えず、設計技術によってのみ放射線耐性を増しています。

*この技術は 2004 年 4 月に米国モンレーにて開催された NSREC(Nuclear & Space Radiation Effects Conference) にも高く評価されました。

[時代に適応した宇宙用 LSI の製造体制]

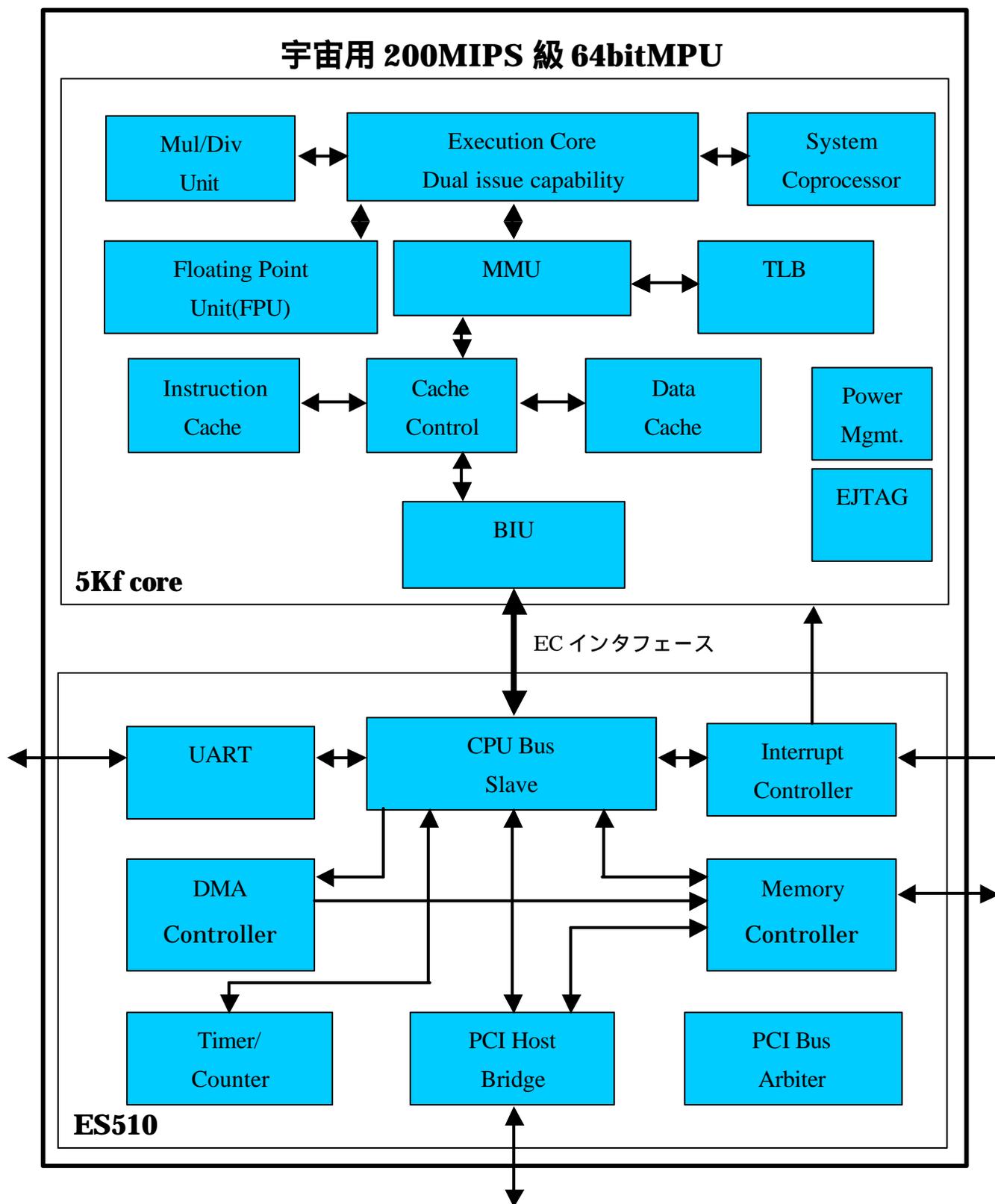
上述のように、従来の宇宙用 LSI は宇宙用としての製造プロセスを開発・維持する必要があり、昨今の半導体業界の実状では、実現が難しくなっています。しかし、この宇宙用 64bitMPU は

- ・市販の機能回路ブロック(IP)の利用
- ・民生半導体プロセス(ファウンドリ)の利用

という新しい手法により実現されました。この製造体制は MPU のみならず、他の高性能宇宙用 LSI にも適用可能であり、弊社では同一手法での開発を今後も計画しております。



機能ブロック



概要

全体

- (1) コア部に MIPS 5KfTM の 64bitMPU IP、周辺部に Eureka Technology 製 ES510 システムコントローラ IP を使用
 - (2) PLL 内蔵(外部入力周波数を逡倍し、最大 200MHz でコア部動作)
 - (3) 電源電圧は 3.3V(I/O 部)及び 1.8V(コア部)の 2 系統
 - (4) スキャンパス機能搭載
- ・ 最大 100MHz でシンクロナスバースト SRAM 制御可能
 - ・ メモリサイズ及びデータ幅をプログラムで設定可能
 - ・ ECC(Error correcting code)なし、及び ECC ありを選択可能
 - ・ ECC によって 1 ビットのエラー訂正と 2 ビットのエラー検出が可能

5Kf コア部

- (1) TLB 及び FPU 内蔵
 - (2) EJATG 内蔵
 - (3) 命令キャッシュ及びデータキャッシュはそれぞれ 32Kbytes、SEU 対策のパリティチェック付
 - (4) パワーセーブモード搭載
- (3) DMA(Direct Memory Access)
 - ・ 2 チャンネル
 - ・ メモリ - メモリ間、メモリ - I/O 間の 2 モード転送
 - ・ シングルアドレス転送(“Fly-by”)及びデュアルアドレス指定の転送方式
 - (4) UART(Universal Asynchronous Receiver & Transmitter)
 - ・ 2 チャンネル
 - ・ キャラクタモード(16450)及び FIFO モード(16550)が可能
 - ・ データ送受信部に 16 バイトの FIFO を使用
 - ・ システムクロックを 2 分周したクロックを入力クロックとして使用

周辺部

- (1) CPUバススレーブ
 - ・ 5Kf コアからの命令でメモリコントローラ、PCI、DMAC、TIMER、割り込みコントローラ、UART 及び制御レジスタにアクセス
 - ・ EC インタフェースにおける、相互に独立したアドレスバス及びデータバスに対応
 - ・ EC インタフェースによるアドレスパイプラインに対応
 - ・ シングル転送及びバースト転送対応
 - ・ 5Kf コアアドレス空間 PCI アドレス空間のアドレス変換対応
- (2) メモリコントローラ
 - ・ DMA、CPU 及び PCI からのアクセス要求に対応するアービトレーション機能搭載
 - ・ 外付けの ROM、FLASH、非同期 SRAM、バースト SRAM 及び IO デバイスに対応
- (5) タイマ / カウンタ
 - ・ 2 チャンネルの 32 ビットカウンタ
 - ・ システムクロックに対して、2 から 256 の分周選択可能
- (6) 割り込みコントローラ
 - ・ 内部割り込み (9 チャンネル) 及び外部割り込み (6 チャンネル) に対応
 - ・ 割り込み要求に対して、8 レベルの割り込み順位を設定可能
- (7) PCI インタフェース
 - ・ PCI バス仕様 Rev2.2 に準拠
 - ・ PCI バス幅 32 ビット
 - ・ PCI バスクロック 66MHz に対応

電気的特性

絶対最大定格

項目	記号	定 格	単位
電源電圧(内部回路用)	V_{DDI}	- 0.5 ~ + 2.5	V
電源電圧(IO 端子用)	V_{DDE}	- 0.5 ~ + 4.0	V
入力電圧	V_I	- 0.5 ~ $V_{DDE} + 0.5$ (4.0V)	V
出力電圧	V_O	- 0.5 ~ $V_{DDE} + 0.5$ (4.0V)	V
出力電流	I_O	- 4.0 ~ + 4.0 ⁽¹⁾ - 12.0 ~ + 12.0 ⁽²⁾	mA
最大消費電力	P_{Dmax}	4 ⁽³⁾ 6 ⁽⁴⁾	W
保存温度	T_{stg}	- 55 ~ + 125	
最大接合部温度	T_{jmax}	+ 125	

注(1) 標準タイプ。

(2) PCI タイプ。

(3) 低電力タイプ。

(4) 高速タイプ。

推奨動作条件

項目	記号	Min.	Typ.	Max	単位
電源電圧(内部回路用)	V_{DDI}	1.65	1.8	1.95	V
電源電圧(IO 端子用)	V_{DDE}	3.0	3.3	3.6	V
高レベル入力電圧	V_{IH}	2.0	-	$V_{DDE} + 0.3$	V
低レベル入力電圧	V_{IL}	- 0.3	-	0.8	V
最高動作周波数	F	-	-	160 ⁽¹⁾ 200 ⁽²⁾	MH z
動作ケース温度	T_c	- 40	-	+ 85	

注(1) 低電力タイプ。

(2) 高速タイプ。

外 観

(1)304 ピンセラミックフラットパッケージ

(2)質 量 約 40g(タイバー除く)

(3)寸 法(W×D×H) 46.1mm×46.1mm×3.75mm(セラミック部分)

76.4mm×76.4mm×3.75mm(タイバー含む)

開発環境

200MIPS 級 64bitMPU 開発環境

項目	環境	提供企業
コンパイラ	C++,C,アセンブラ	GNU (GCC)
RTOS	uITRON	eSOL
ICE(In-circuit emulator)	AdvicePlus	YDC



HIREC 株式会社

High-Reliability Engineering& Components Corporation
〒305-0033 茨城県つくば市東新井 8-1
第 7 芳村ビル
TEL029-868-6770 FAX029-868-6771
<http://www.hirec.co.jp>